

嵌入式微处理器系统

崔光佐

普适计算与应用实验室

北京大学现代教育技术中心

www.uclab.org



第一篇

第一讲 嵌入式系统概述

2004.2.16



主要内容

- 嵌入式系统的概念
- 嵌入式系统的特点
- 嵌入式系统的组成
- 嵌入式系统设计
- 嵌入式系统的发展趋势



嵌入式系统的概念

- 计算机系统

- PC
- Laptop
- Mainframe
- Server



- 移动电脑 (PDA)

- 手机
- 其它, MP3播放机, 数码相机。。。。



嵌入式系统的概念

- 嵌入在电子设备内部的计算系统
- 任何包含一个或多个专用的计算机、微处理器或微控制器的电子设备
- 能执行特定功能的计算机硬件和软件的结合体
- 广义定义: 任何一个非计算机的计算系统



嵌入式系统的例子



嵌入式系统的例子

- 汽车:其中的电子系统控制
- 数字机床：动作控制
- 手机生产线：贴片控制，位置控制
- 洗衣机:回旋，温度,水流控制
- 数码照相机：读写数据卡
- 打印机：打印强度，颜色，翻页
- 飞机：参数控制
- . . .



嵌入式系统的类型和市场

- 常规计算
- 控制系统
- 信号处理
- 通信与网络
- 平均每个家庭使用225个嵌入式处理器;每个汽车需要35个;
- 50亿处理器在使用 --- 94% 世界市场; Intel Pentium, Motorola PowerPC, etc.总共6%



嵌入式系统应用广泛

- 应用产品涉及社会生活的各个方面
- 日常生活、工作、学习、娱乐等
- 每天都产生众多新的应用
- 嵌入式系统需要软硬件综合知识
 - 但被常规的计算机课堂忽略
 - 需要更全面的系统知识和领域知识
- 嵌入式市场广阔，但人才短缺
 - ▷ 更容易找到工作



嵌入式系统的特点：用户方

- 功能简单
 - 专门完成一个或几个任务
- 要求严格
 - 大小, 功耗, 价格, 市场时间
- 实时和交互
 - 实时与环境交互
- 安全可靠
 - 软硬件的错误威胁生命

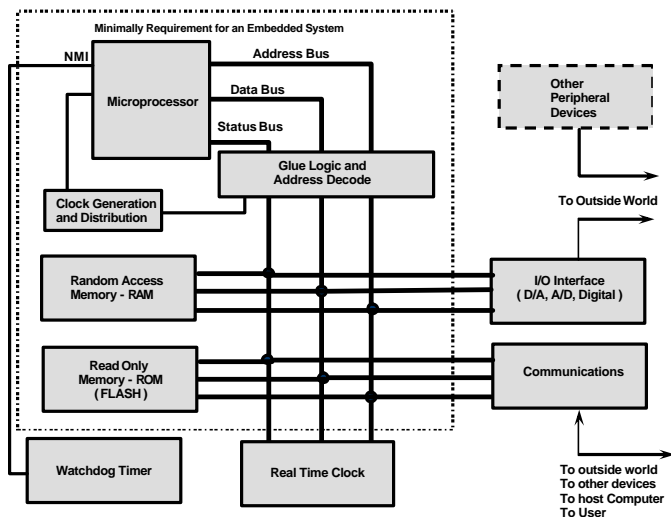


嵌入式系统特点：开发方

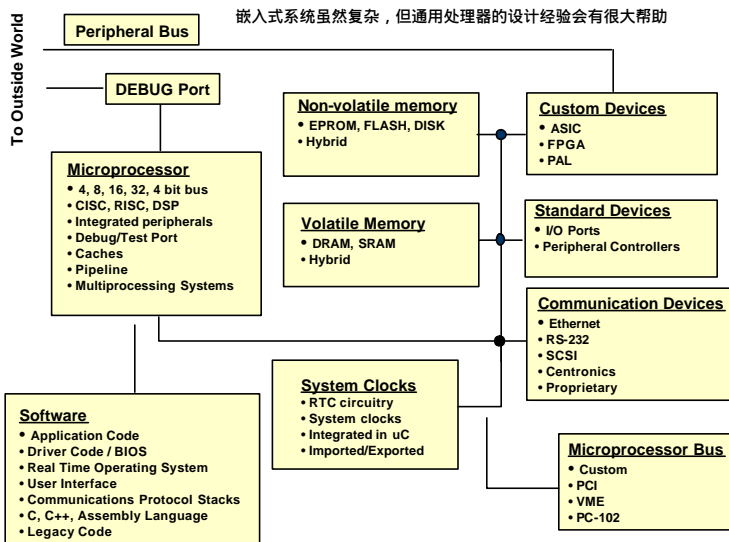
- 软硬件协同并行开发
- 多种多样的微处理器
- 实时操作系统的多样性(RTOS)
- 与台式机相比, 可利用系统资源很少
- 应用支持很少
- 要求特殊的开发工具
- 调试很困难
- 软硬件都应很健壮



典型的嵌入式系统



嵌入式系统组成





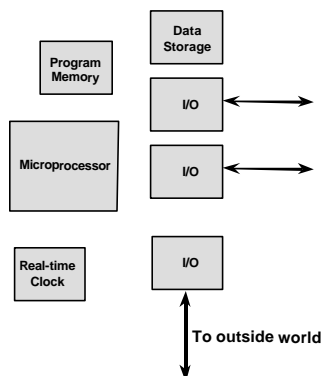
嵌入式系统的发展趋势

- 高集成度
 - 微处理器
 - 微控制器
 - 系统芯片 (SOC)
- 软硬件协同设计
- 成熟的设计流程



高集成度 (1)

- 微处理器
 - 计算机系统或嵌入式控制器的中央控制单元电路, 以及必要的功能逻辑电路
 - Example: Pentium, AMD K6 etc.

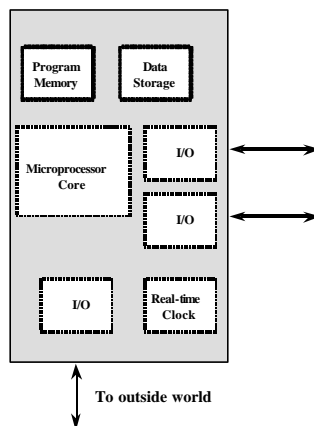




高集成度 (2)

■ 微控制器

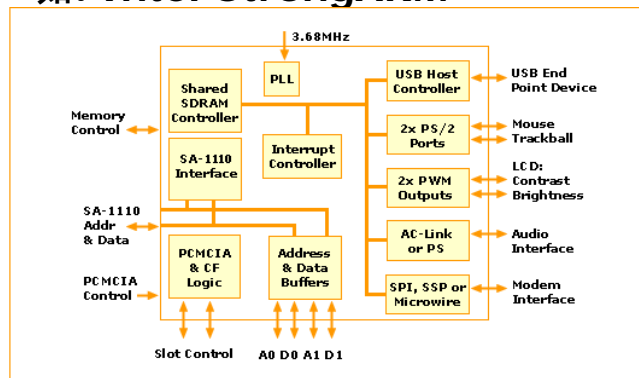
- 一个微处理器与一些外围设备共同集成到一个封装电路
- 外围设备:
 - Serial ports (COM), Parallel Ports, Ethernet ports, A/D & D/A
 - Interval timers, watchdog timers, event counter/timers, real time clock (RTC)
 - Other local processors (DSP, numeric coprocessor, peripheral controller)
- Example: Motorola coldfire



高集成度 (3)

■ System-on-chip (SOC)

- 一个处理器和其它外围支持设备集成到一个芯片上。
- 如: Intel StrongARM



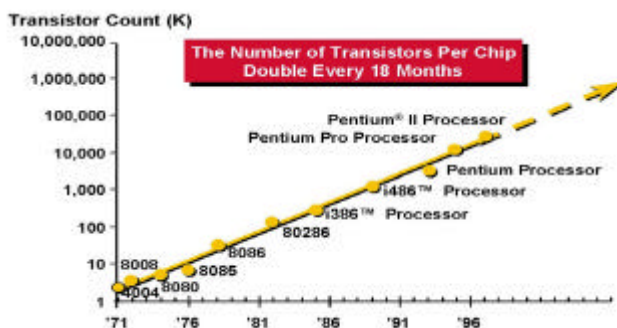
Source: Intel

SA-1111 Block Diagram



硬件潜力

- 摩尔定律
 - Intel 的发起人之一—Gordon Moore 1965年的预测
 - 集成电路的容量每18个月增加1倍
 - 制作工艺可以在同一个芯片中集成更多的功能

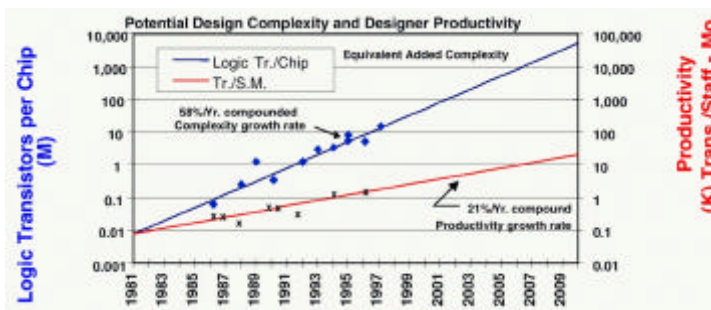


Source: Intel



设计能力

- 设计生产力代沟
 - 工艺提供的与我们的设计能力之间的代沟越来越大



Source: ITRS'99



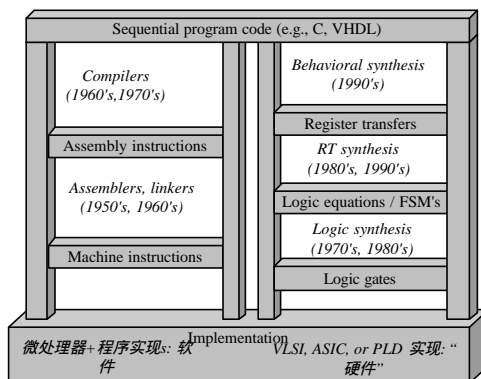
基于集成电路核的SOC设计

- **知识产权 (IP)** 电路或核是设计好并经过验证的集成电路功能单元
- **IP复用**意味着设计代价降低 (时间, 价格)
- **核:**
 - 微处理器: ARM, PowerPC, ..
 - 存储器: RAM, memory controller, ...
 - 外设: PCI, DMA controller, ...
 - 多媒体处理: MPEG/JPEG encoder/decoder...
 - 数字信号处理器 (DSP)
 - 通信: Ethernet controller, router, ..



软硬件协同设计

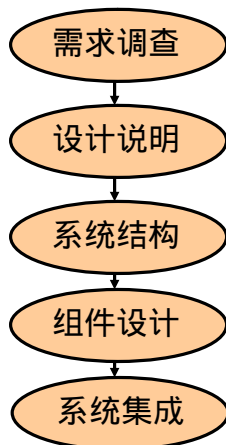
- **传统方法:**
 - 软件和硬件设计较大差别, 时间不同步
- **当前方法**
 - 当前的综合技术可以将硬件和软件同等看待



给定功能的硬件和软件选择只是多种设计指标的折衷: 如性能, 功耗, 大小, 价格, 灵活性; 至于软件和硬件实现没有太大的差别。



设计流程



需求

- 功能需求
 - 输入输出
 - 模拟/数字/机械
 - 数据宽度
 - 显示方式
 - 交互媒体
 - 功能
 - 系统要完成的任务
- 非功能性需求
 - 性能
 - 制造费用
 - 功耗
 - 物理面积和重量



设计说明

- 需求的精确描述
- 描述明确，可理解
- **Unified Modeling Language (UML)**
统一建模语言是可视化的设计说明语言
 - 同一描述系统的硬件和软件
 - UML 可对系统的功能建模
 - 可自动产生实际设计的HDL或 C++代码



系统结构设计

- 系统如何实现设计说明书描述的功能
- 基于组件的系统结构
- 软件/硬件划分
 - 嵌入式系统中软件和硬件协同完成系统的功能
 - 软件硬件划分通常由速度、灵活性以及开销来决策



系统结构设计



Technology	Performance / Cost	Time until running	Time to high performance	Time to change code functionality
ASIC	Very High	Very Long	Very Long	Impossible
FPGA	Medium	Medium	Long	Medium
ASIP/DSP	High	Long	Long	Long
Generic	Low-Medium	Very Short	Not Attainable	Very Short



组件设计和系统集成

- 实现硬件和软件
- 将所有组件集成到一起
- 验证



嵌入式系统设计者应了解的事情

- 懂得系统的整个构架
- 详细了解硬件的细节
- 软件设计满足：
 - 实时要求
 - 低功耗
 - 代码量小
- 详细了解领域知识



SOC

产品开发要求：

性能，低价格，功能强，功耗低

开发周期短

开发费用低

开发风险低

如何实现上述目标？

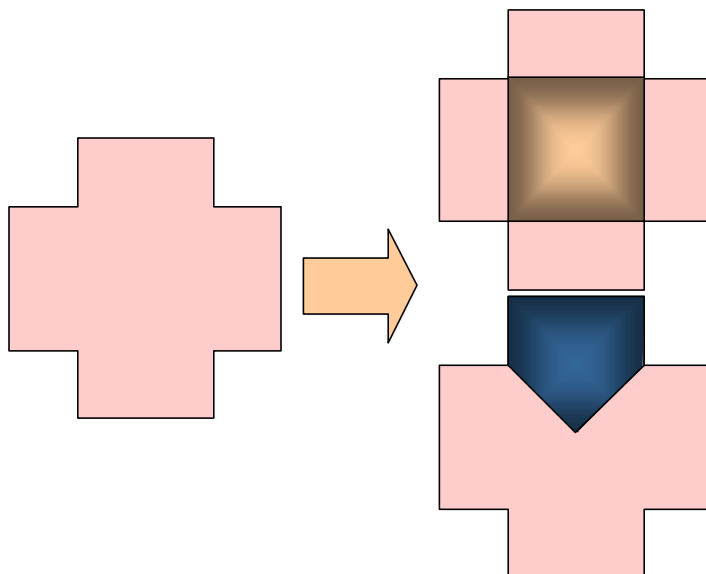
最大程度利用已有成果

复用技术

构件—硬件构件，软件构件



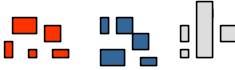
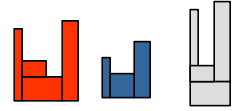
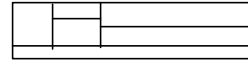
构件技术



软件构件技术

构件分类：

根据构件功能分类：

- 每个应用系统的特有构成成分
专用构件 { 
- 应用系统所属领域的共性构成成分
领域构件 { 
- 特定于计算机系统的构成成分
基础构件 { 



硬件构件

- 物理构件：机械零件，汽车零件等
- 电子芯片：处理器，内存片等
- 芯片构件：多个构件封装在一起
- 流片前的形态：
 - 硬核：物理综合后的描述
 - 固核：逻辑综合后的描述
 - 软核：硬件描述语言编写的逻辑
- 不同的核以及电路集成在一起--SOC



什么是“核”

- 功能定义
- 至少5K gates
- 设计并验证过
- “re-usable”
- 例子：
 - Processors: ARM, PowerPC, ..
 - Memory: RAM, memory controller, ...
 - Peripherals: PCI, DMA controller, ...
 - Multimedia: MPEG/JPEG encoder/decoder...
 - Digital Signal Processor (DSP)
 - Telecommunication: Ethernet controller, router, ..

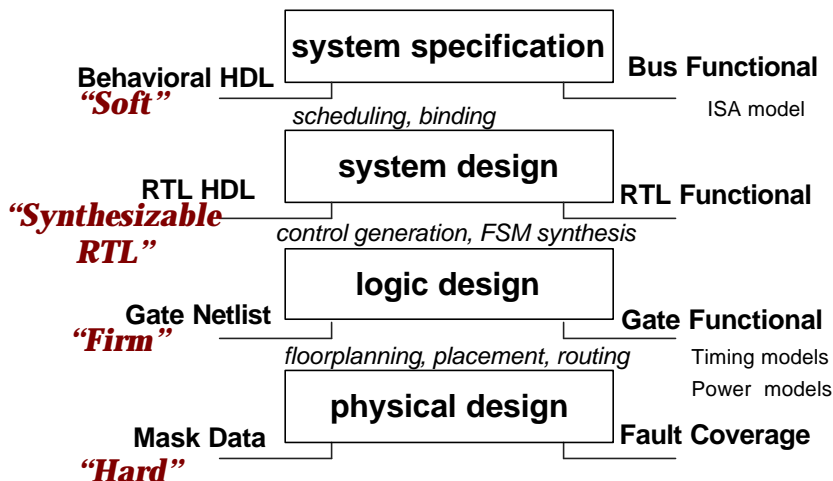


核的类型

- Soft cores (“code”) (软核)
 - HDL描述
 - 灵活度高，按照灵活度修改
 - 与工艺独立：可按照具体的加工重新综合
 - IP很难保护
- Firm cores (“code+structure”) (固核)
 - 门级网表（用来布局布线）
 - 与工艺相关
- Hard cores (“physical”) (硬核)
 - 准备流片
 - 包含工艺相关的布局和时序信息
 - IP很容易保护
 - 多数的处理器和存储器
 - 提供功能测试向量or ATPG向量.



核的类型与使用





核的商业模型

三种模式

Licensable

- 1. 设计者提供设计和工具的许可证
 - DSP Group (Pine and Oak Cores), 3Soft, ARM (RISC)
 - 提供包括HDL在内的模拟模型, 工具或仿真器
 - 使用者负责设计制造.

Foundary Captive

- 2. 核厂商设计并制造集成电路芯片
 - TI, Motorola, Lucent
 - VLSI, SSI, Cirrus, Adaptec
- 3. 核厂商卖核, 负责为客户设计并制造芯片
 - LSI logic, TI, Lucent



“核”的发展趋势

- **74%** 为硬件设计厂商.
- **26%** 将购买IP核:
 - **40% hard, 68% soft, 32% firm**



应用需求

MEMORY PROCESSORS INTERFACE etc. ANALOG

SRAM	82%	16-bit uC	40%	PCI	49%	ADC/DAC	44%
ROM	57%	8-bit uC	30%	Comm.	40%	PLL	44%
HighSpeed	46%	RISC	28%	UART	32%	Analog	32%
Multiport	44%	32-bit uC	20%	Video	18%	RAMDAC	10%
Low power	38%	x86	20%	USB	16%	Rambus	4%
DRAM	38%	68xx	18%	Graphics	14%		
Cache	20%	DSP	16%	Firmware	14%		
Video	16%	PPC	14%	PCMCIA	12%		
		Fixed 56K	4%				
		Floating	4%				

GENERICs

Accumulator	34%
Adder	30%
Mpy	30%
Shifter	28%



DSP 核

- TI TEC320C52
 - 16-bit fixed-point TMS320C52
 - 1Kx16 data RAM, 4Kx16 program RAM
 - 2 serial ports, 1 16-bit timer
 - and 0.8 micron 15,000-gate gate array
- Motorola 7-Day CSIC
 - 8-16 MHz HC08, DMA, MMU, ..
- SGS-Thomson ST18932, ST18950
 - 16-bit fixed-point DSPs, 0.5 u, 3.3 volt CMOS, 80MHz
 - has no off-the-shelf DSP IC
 - used in PC sound cards, 950 has a better assembly



一些“核”的例子

- Processor cores
 - LSI Logic CW4001, CW4010
 - ARM (7) processors
 - Motorola FlexCore
- Memory cores
 - 16M/18M Rambus DRAM
- Multimedia cores
 - CompCore CD2
- Networking
 - Media Access Controller (MAC)
- Encryption cores
 - VLSI cores, ASIC international.



Advanced RISC Machines (ARM)

- A family of 32-bit RISC processor cores
- ARM6, ARM7: MPU with Cache, MMU, Write Buffer and JTAG
- ARM7TDMI :ARM7 with Thumb ISA, ICE, Debug
- ARM8 : cached, low power, 5-stage pipe (vs 3 in others)
- StrongARM1, StrongARM2: available as Digital SA-110 (21285)
- Manufacturing partnerships and/or licensing with
 - Cirrus logic, GEC Plessey, Sharp, TI and VLSI Tech.



ARM Processor Cores

Family	Xstrs	Process	Size mm ²	Clk MHz	Vcc (V)	Power (mW)	MIPS
ARM6	33K	0.6u	5.6	45	5	225	40
ARM7	36K	0.6u	5.6	45/28	5/3	225/46	40/25
ARM7TDM	59K	0.6u	4.26	40/27	5/3	200/44	38/..
ARM8	NA	0.5u	NA	120 _(est)	3	500	80

Source: ARM Inc.

- **Enhancements: ARM7D, ARM7DM, ARM7DMI**
 - M = 64-bit result hardware multiplier running at 8bits/cycle**
 - D = 2 boundary scan chains for basic debug**
 - I = Embedded ICE debug (in-circuit Emulator)**
 - T = Thumb instruction set**



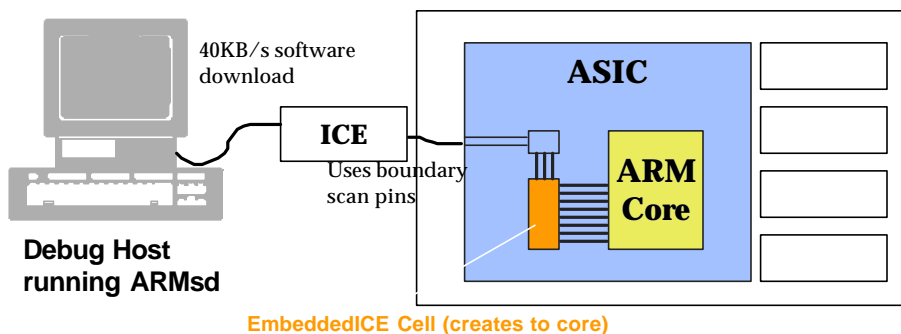
ARM Processor Cores

Feature	ARM9E™	ARM10E™	Intel® XScale™	ARM11™
Architecture	ARMv5TE(J)	ARMv5TE(J)	ARMv5TE	ARMv6
Pipeline Length	5	6	7	8
Java Decode	(ARM926EJ)	(ARM1026EJ)	No	Yes
V6 SIMD Instructions	No	No	No	Yes
MIA Instructions	No	No	Yes	Available as coprocessor
Branch Prediction	No	Static	Dynamic	Dynamic
Independent Load-Store Unit	No	Yes	Yes	Yes
Instruction Issue	Scalar, in-order	Scalar, in-order	Scalar, in-order	Scalar, in-order
Concurrency	None	ALU/MAC, LSU	ALU, MAC, LSU	ALU/MAC, LSU
Out-of-order completion	No	Yes	Yes	Yes
Target Implementation	Synthesizable	Synthesizable	Custom chip	Synthesizable and Hard macro
Performance Range	Up to 250MHz	Up to 325MHz	200MHz – >1GHz	350MHz - >1GHz



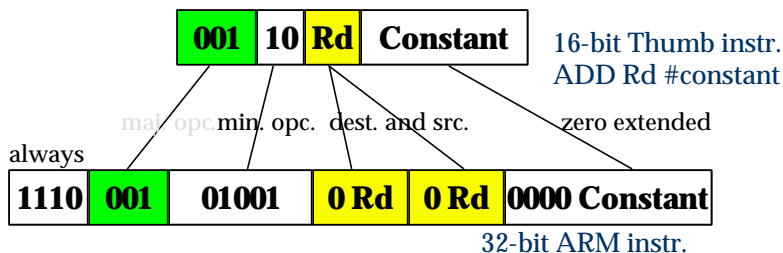
ARM增强:嵌入ICE (in-circuit emulate)

- 允许对电路内部嵌入的ARM处理器进行仿真
 - 实时并依赖地址和数据的断点
 - 完全访问和控制处理器



ARM Thumb ISA : 16/32位混合指令

- 外部8或16为宽度,内部32为宽度
- Thumb指令集是32位ARM指令集的子集
 - 16-bit指令宽度
 - 执行时无开销地扩展成32位指令格式
- 与ARM32位相比,能减小65-70% 代码
- 当数据带宽为8/16时,其性能为ARM的130%
- 当数据带宽为32位时,其性能为ARM的85%





ARM 应用

- 广泛应用在各个领域：
 - 低价位16应用
 - 移动电话, 调制解调器, 传真机, 寻呼机
 - 硬盘和CD控制器
 - 发动机管理
 - 低价位32为应用
 - 智能卡
 - ATM和以太网接口
 - 低功耗片上应用编码
 - 高性能32位应用
 - 数码相机
 - 机顶盒, 网络交换机, 激光打印机
 - 片外存储系统(RAM, ROMs)



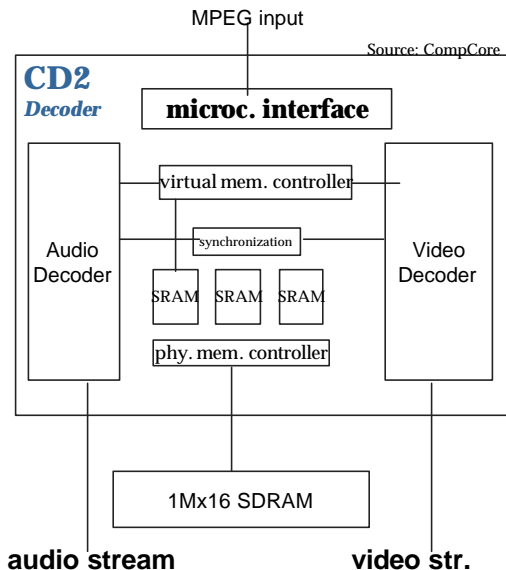
摩托罗拉FlexCore

- CPU cores based on 680x0 family
 - EC000, EC020, EC030
 - all with static operation, 5/3.3 volt supplies
 - performance:
 - EC000: 2.7 MIPS @16.67MHz, 33 mW
 - EC020: 7.4 MIPS @25 MHz, 150 mW
 - EC030: 11.8 MIPS @33 MHz, 258 mW
- Serial I/O cores: 68681UART, MBus, SPI
- RT clock, Dual timer cores
- SCSCI, Parallel I/O, 8051 interfaces
- DRAM, Interrupt, JTAG controllers
- PLA, PLL, oscillators, power management cells.



多媒体IP核

- JPEG compression, MPEG decoding, Video DAC, etc.
- IBM Microelectronics, LSI logic, PalmChip, Silicon Engineering, Mentor Graphics, CompCore, Intrinsix VGA
- Example: MPEG-2 decoder from CompCore
 - 70K-80K gates
 - 18K bits of internal SRAM
 - 16Mbit SDRAM

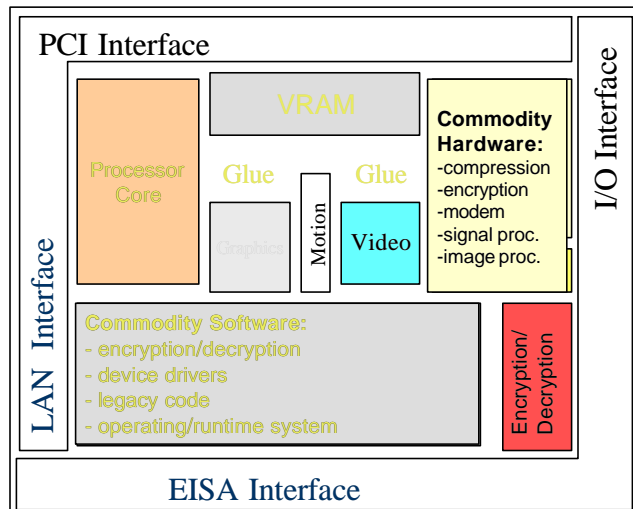


“核”使用中的挑战

- 一个核单元往往不是一个单独的产品
 - 一个 PCI 单元包含25个Verilog文件
 - 另外还包括一系列的综合脚本
 - 未成熟的接口抽象
 - 从终端产品不能直接访问IP核，必须另行设计。
 - IP核并不是最终产品
 - 首先要知道如何使用,如何面对特殊的处理和具体应用
 - 如何测试
 - 与设计不同，测试并不是层次性的
 - 使用部分也要全面测试
 - 测试与核相关，不只和应用输入相关
- 如何使用IP核进行有效地设计？



SOC技术：多个核集成



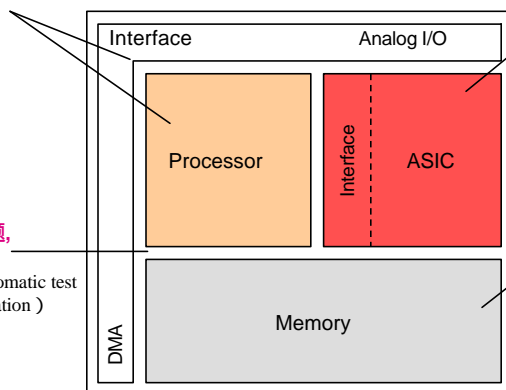
SOC设计中的问题

1. 设计环境，协同模拟，约束分析

2. HDL建模，结构综合
逻辑综合，物理综合

4. 测试问题，
测试访问，
ATPG (automatic test
pattern generation)

3. 软件综合,优化，
可重定向代码产生，
调试与编程环境。



处理器核引入了软件部分



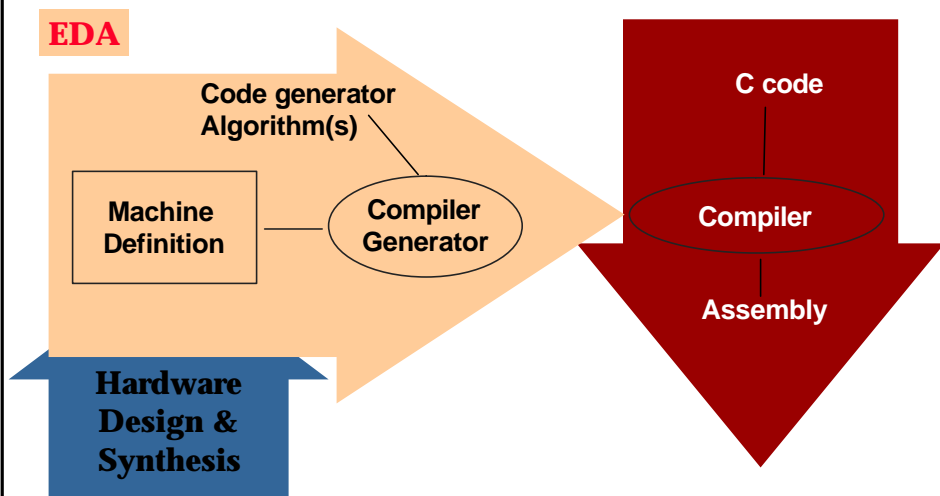
模块间的协同设计

- 描述,建模与分析
 - 设计语言如何表达设计者的意图?
 - HDL优化
 - 约束建模与分析
- 系统有效性
 - 如何使用描述语言建立运行实际应用的样例?
 - 协同模拟,形式化验证
- 系统设计与综合
 - 软硬件划分被推迟
 - 软件综合与优化
 - 接口设计与优化.

9

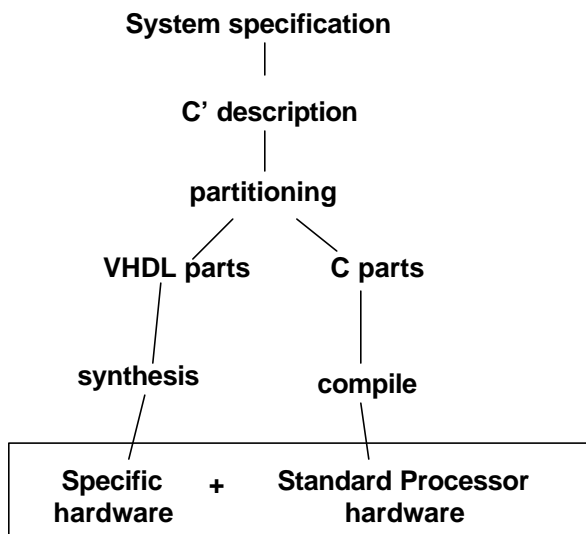


软硬件协同设计框架

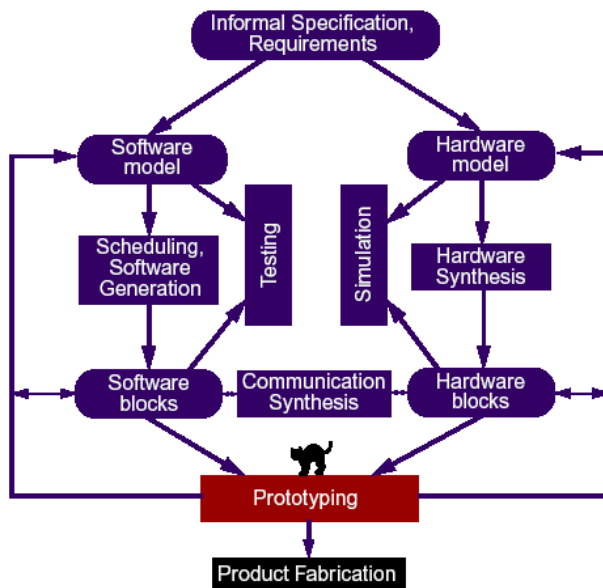




软硬件协同设计

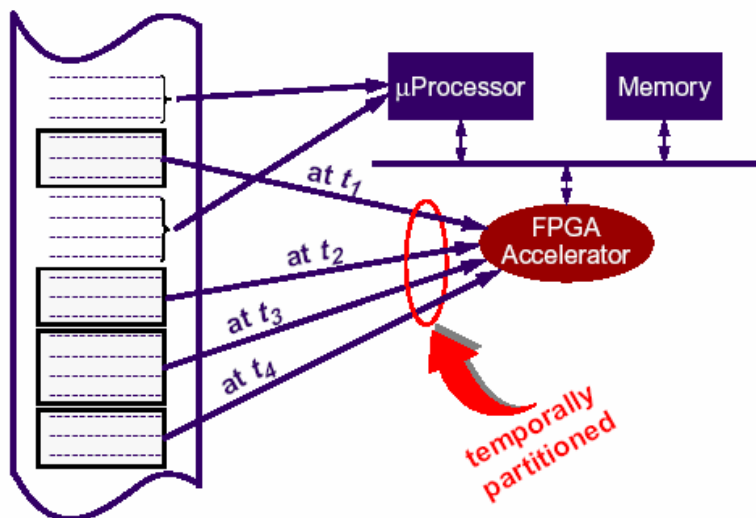


详细设计流程



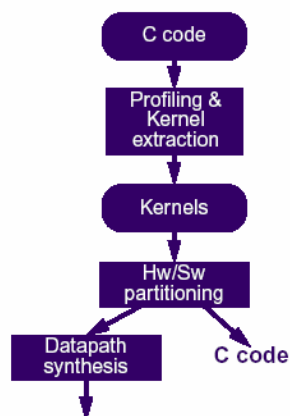
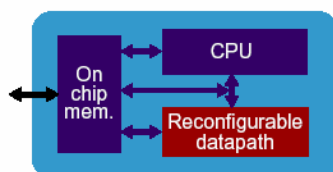


基于IP核的设计(FPGA)



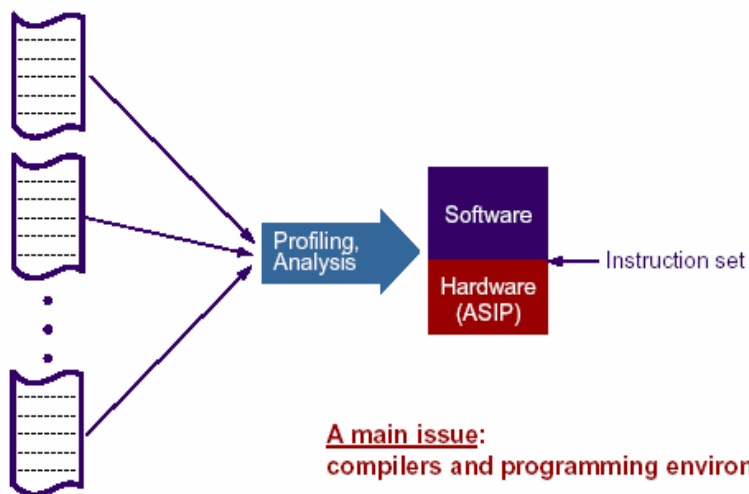
基于IP核的设计（可配置Datapath）

System on Chip with dynamically reconfigurable datapath



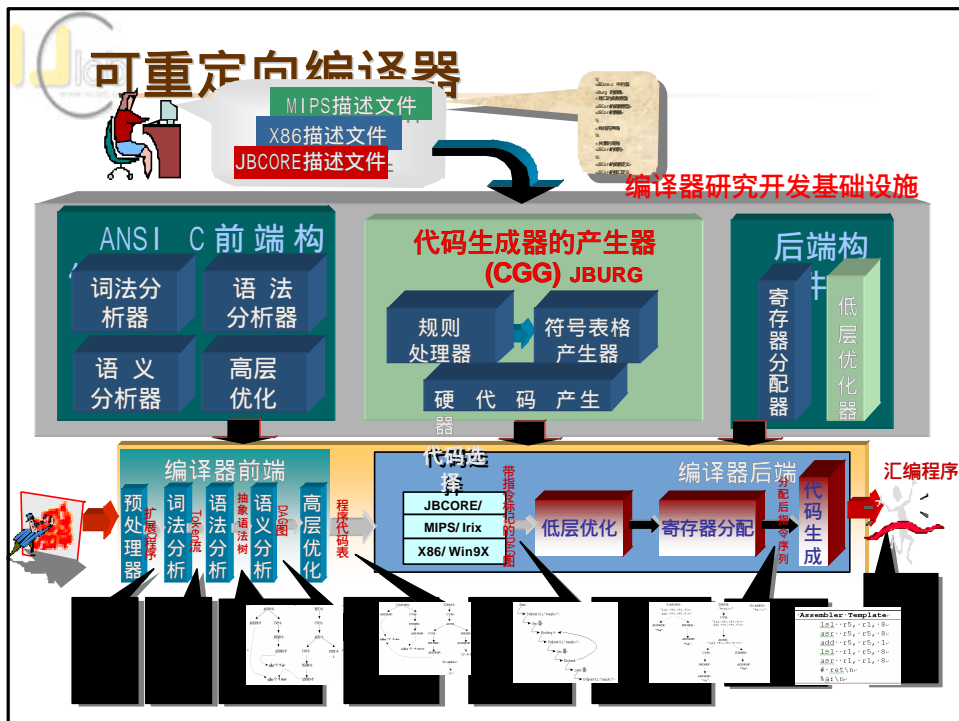


嵌入式处理器设计传统方法



编译和应用环境

- 新开发的处理器：
 - 面向具体应用
 - 性能好
 - 效率高
- 问题：
 - 开发编译
 - 操作系统
 - 应用软件



嵌入式系统的核心—嵌入式微处理器

- SOC-System on a Chip
 - System on A die
 - System on a package
- 微处理器是整个系统的控制核心
- 系统的主要功能不再是计算机系统
- 业务处理模块与系统功能有关
- 嵌入式处理器也集成了业务处理
- 嵌入式处理器：控制+领域知识处理+性能



嵌入式处理器的发展趋势

- 流水线越来越长
 - 高性能的系统结构如何解决
 - 分支预测?
- Intel的XScale处理器采用分支预测表
- 嵌入式处理器多种高性能技术
 - 但在嵌入式中会有更多的约束
- 如何解决?



嵌入式处理器的发展趋势

- 超长指令字 (VLIW) 处理器
 - 多发射机制
 - 编译调度
- 定制处理器
 - 允许更多的面向减小开销的设计, 用户只关心最重要的部分
- 指令压缩技术
 - Thumb指令集, 但当更多的功能转向软件时, 压缩会更突出